

6A

PAT-NO: JP407154006A

DOCUMENT-IDENTIFIER: JP 07154006 A

TITLE: MULTILAYER PIEZOELECTRIC ELEMENT AND FABRICATION  
THEREOF

PUBN-DATE: June 16, 1995

INVENTOR-INFORMATION:

NAME

IMOTO, YASUO

OKAWA, YASUO

ASSIGNEE-INFORMATION:

NAME

BROTHER IND LTD

COUNTRY

N/A

APPL-NO: JP05301433

APPL-DATE: December 1, 1993

INT-CL (IPC): H01L041/083;H01L041/22

ABSTRACT:

PURPOSE: To provide a multilayer piezoelectric element in which the fabrication process is simplified by discarding the concept of forming an insulating film while allowing connection even of a thin film piezoelectric element and insufficient conduction or insulation is prevented by connecting the inner and outer electrodes positively.

CONSTITUTION: A piezoelectric material 11 and an inner electrode 12 are laminated alternately to produce a laminate 21. Every other inner electrode 12 is then applied, at the end part thereof on the side face of the laminate 21, with an electrodeposition paint layer which is then baked. The other inner electrode 12 is provided, at the end part thereof on the same side face of the

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-154006

(43)公開日 平成7年(1995)6月16日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 41/083 41/22		9274-4M 9274-4M	H 0 1 L 41/ 08 41/ 22	Q Z

審査請求 未請求 請求項の数2 O L (全 5 頁)

(21)出願番号 特願平5-301433

(22)出願日 平成5年(1993)12月1日

(71)出願人 000005267

ブラザー工業株式会社

愛知県名古屋市瑞穂区苗代町15番1号

(72)発明者 井元 保雄

名古屋市瑞穂区苗代町15番1号ブラザー工業株式会社内

(72)発明者 大川 康夫

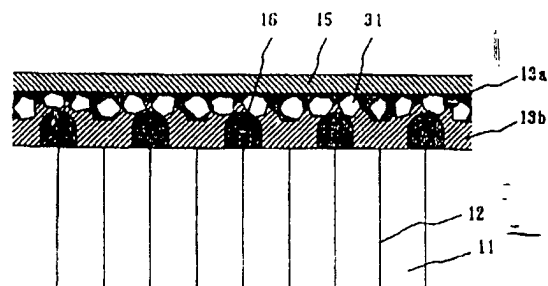
名古屋市瑞穂区苗代町15番1号ブラザー工業株式会社内

(54)【発明の名称】 積層型圧電素子及びその製造方法

(57)【要約】

【目的】 薄膜の圧電素子の接続にも対応できると共に、絶縁層を形成する概念を排除して工程を簡略化し、外部電極と内部電極とを確実に接続し、導通不良や絶縁不良を防止することができる積層型圧電素子を提供することである。

【構成】 圧電材料11と内部電極12とを交互に積層した積層体21を構成し、その積層体21の側面における一層置き内部電極12の端部に電着塗料層17を施して焼き付けた後、同じ側面における他の一層置き内部電極12の端部に、それぞれ幅寸法よりも高さ寸法が大なる断面形状の導電性凸部16を金属メッキによって形成し、その後に、前記各電着塗料層17を除去し、その後に、積層体12の前記側面に、導電性粒子31を含有する導電層13を介して外部電極15を圧接配置することにより、前記導電性粒子31を介して各内部電極12と外部電極15とを電気的に接続する。



## 【特許請求の範囲】

【請求項1】 圧電材料と内部電極とが交互に積層された積層体の側面に露出する一層置き内部電極の端部に導電性凸部を形成し、その導電性凸部が形成された前記積層体の側面に、導電性粒子を含有する導電層を介して外部電極を押圧配置することにより、前記導電性粒子を介して前記内部電極と外部電極とを電気的に接続するようにした積層型圧電素子において、

前記各導電性凸部を、それぞれ圧電材料積層方向の幅寸法よりもその積層方向と直交する高さ寸法が大となる断面形状に構成したことを特徴とする積層型圧電素子。

【請求項2】 圧電材料と内部電極とを交互に積層した積層体を構成し、その積層体の側面における一層置きの内部電極の端部に電着塗料層を施して焼き付けた後、同じ側面における他の一層置きの内部電極の端部に、それぞれ圧電材料積層方向の幅寸法よりもその積層方向と直交する高さ寸法が大となる断面形状を有する導電性凸部を金属メッキによって形成し、その後、前記各電着塗料層を除去し、その後、積層体の前記側面に、導電性粒子を含有する導電層を介して外部電極を圧接配置することにより、前記導電性粒子を介して各内部電極と外部電極とを電気的に接続するようにしたことを特徴とする積層型圧電素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、圧電材料の薄膜を多数枚積層し、電圧を印加することにより縦方向の変位を得る積層型圧電素子及びその製造方法に関するものである。

## 【0002】

【従来の技術】この種の積層型圧電素子を製造する場合、内部電極を一層置きに接続する必要があるが、従来の積層コンデンサ方式を用いると、内部電極面積が素子の断面積より小さいため電界が全面に発生せず、変位を阻害するばかりでなく不均一な部分に応力集中が発生し、ついには破壊するという致命的な欠点がある。また、積層時の位置決めが難しく、多くても数十枚程度の積層枚数が限界であり、同じ印加電圧の場合、素子の変位量は積層枚数に比例するため、大きな変位量を発生する素子を製造することは困難であった。

【0003】この欠点を解消するために、圧電シートの全面に電極を印刷して積層する方法、即ち内部電極の面積と素子の面積を等しくする構造が一般的になっている。ただし、この場合、内部電極を一層置きに接続するには、特公昭63-17354号公報に開示されるような方法(図8参照)や、特開昭62-211974号公報に開示されるような方法(図9参照)を用いて絶縁処理しなければならない。即ち図8に示す積層型圧電素子では一層置きにガラス等の絶縁物71をスクリーン印刷や電気泳動法により付着させた後、焼き付けて固着し、

その上から銀ペースト72を塗布して内部電極を一層置きに接続している。また、図9に示す積層型圧電素子では同じくガラス等の絶縁層81を形成し、一層置きに内部電極と絶縁層上に形成された外部電極82とを電気的に接続している。

## 【0004】

【発明が解決しようとする課題】しかしながら、図8及び図9に示す構造の積層型圧電素子によれば、素子の側面上に絶縁層を形成する工程と、その上から内部電極を接続するための外部電極を形成する工程とが必要になるが、いずれの場合も、絶縁層の形成工程と外部電極の形成工程とがそれぞれ独立しているため、それ等の行程を同時に行うことができず、直接素子に対して形成しなければならないために工程数が多く、歩留まりが低くなるという問題点があった。また、図8に示す構造の積層型圧電素子の場合、側面に露出する内部電極の端部に一層置きに絶縁層が形成されているが、その方法としてスクリーン印刷を用いた場合は印刷が非常に微細なために、カスレ、しみ等で本来接続される部分が導通不良になったり、絶縁される部分が短絡したりすることがあった。また、電気泳動法の場合も素子の駆動電圧に耐えられるだけの厚さの絶縁層を均一に形成することは難しく、同じく絶縁破壊による短絡等の問題点があった。

【0005】一方、図9に示す構造の積層型圧電素子によれば、絶縁層は比較的容易に形成できるが、絶縁層上の外部電極と内部電極との接続方法が難しく、スクリーン印刷の場合では、同図(b)の要部断面図に示されるように、素子面と絶縁層とに段差があるため、その段差部分では導電ペーストの印刷が難しく、同様に導通不良や短絡不良が問題になっていた。また、いずれの方法を用いても、絶縁層や外部電極を高温で焼成する工程が入るため、製造コストに影響すると共に、圧電材料膜の厚さが100 $\mu$ m以下になると接続が非常に困難になるという問題点があった。

【0006】また、本出願人はこれらの問題を解決すべく図10に示すような積層型圧電素子の製造を試みた。これは、導電性凸部91を形成した素子の側面に対して、導電性粒子92を含有する少なくとも一層以上からなる導電層93を加圧することにより導電性を持たせ、外部電極である銅箔94を一層置きの内部電極に接続されている。ところが、圧電材料膜の厚さが薄くなり、内部電極間の距離が小さくなると、導電性凸部91とその隣の内部電極とが近づき過ぎてしまい、短絡する恐れがある。また、それを防ぐために導電性凸部91を小さく形成すると高さも低くなるため、充分に導通や絶縁が得られないという問題点が残った。

【0007】本発明は、上述した問題点を解決するためになされたものであり、薄膜の圧電素子の接続にも対応できると共に、外部電極と内部電極とを確実に接続して導通不良や絶縁不良を確実に防止することができる積層

型圧電素子を提供することを目的としている。

【0008】

【課題を解決するための手段】この目的を達成するために、本発明の積層型圧電素子は、圧電材料と内部電極とが交互に積層された積層体の側面に露出する一層置き内部電極の端部に導電性凸部を形成し、その導電性凸部が形成された前記積層体の側面に、導電性粒子を含有する導電層を介して外部電極を押圧配置することにより、前記導電性粒子を介して前記内部電極と外部電極とを電氣的に接続するようにした積層型圧電素子において、前記各導電性凸部を、それぞれ圧電材料積層方向の幅寸法よりもその積層方向と直交する高さ寸法が大となる断面形状に構成したものである。

【0009】

【作用】前記の構成を有する本発明の積層型圧電素子によれば、圧電材料と内部電極とを交互に積層した積層体を構成し、その積層体の側面における一層置き内部電極の端部に電着塗料層を施して焼き付けた後、同じ側面における他の一層置き内部電極の端部に、それぞれ圧電材料積層方向の幅寸法よりもその積層方向と直交する高さ寸法が大となる断面形状を有する導電性凸部が金属メッキによって形成し、その後、前記各電着塗料層を除去し、その後、積層体の前記側面に、導電性粒子を含有する導電層を介して外部電極を押圧配置することにより、前記導電性粒子を介して各内部電極と外部電極とを電氣的に接続する。

【0010】

【実施例】以下に、本発明を具体化した一実施例を図1乃至図7を参照して詳細に説明する。

【0011】図1に本実施例の積層型圧電素子の断面図を示す。膜状の圧電材料11と内部電極12とが交互に重なる積層体21の側面において素子の積層方向に全ての圧電材料膜にかかるように導電膜13が形成され、一層おきの内部電極12の端部に対応して導電性凸部16が形成されている。さらに、その上面には外部電極としての銅箔15が形成され、導電部14を介して内部電極12と電氣的に接続されている。前記導電膜13は導電粒子31を含有する層13aと含有しない層13bとから成っている。

【0012】PZT（チタン酸ジルコン酸鉛）を主成分とする圧電材料を所望の組成に混合した後、850℃で仮焼成した粉末に5重量部のバインダーと微量の可塑材及び消泡剤を添加し、有機溶媒中に分散させスラリー状にする。このスラリーをドクターブレード法により所定の厚さに成形してグリーンシートとする。このグリーンシート上に内部電極としてのパラジウムペーストをスクリーン印刷し、所定寸法に打ち抜いたものを所定枚数積層して熱プレスにより一体化する。脱脂後、約1200℃で焼結を行い、図2に示すように、内部電極12が一層置きに露出するような位置で切断した焼結積層体2

1に、仮の外部電極22、23を塗布焼き付けし、さらに、別の一对の側面24、25が露出するように切断する。

【0013】そして、積層体21の側面25全体をテープでマスキングし、仮の外部電極22に直流電源の負極を接続し、焼き付け時に塗料が流動性を持たない程度に顔料を多く含ませたエポキシカチオン電着塗料中に沈め、150Vの電圧を3分間かけて電着させる。その後、150℃で30分間焼き付けすることにより、図3に示すような柱状の電着塗料層17が一層置き各内部電極12の端部に形成される。その各電着塗料層17は、圧電材料積層方向の幅寸法が圧電材料11の一層分の厚み寸法よりも大きく設定されると共に、積層方向と直交する幅寸法も同程度以上に設定される。

【0014】次に、直流電源の負極に仮の外部電極23を接続してニッケルメッキ浴中に沈め、50mAの電流を約15分間流すと、図4に示すように、仮の外部電極23につながる内部電極12、即ち、先ほど電着塗料層17が形成されなかった他の一層置き内部電極12の端面に、それぞれニッケルメッキの導電性凸部16が形成される。このとき、ニッケルメッキの成長は柱状に形成された電着塗料層17に倣い、それぞれ高さ方向に長く偏平した楕円形状となる。つまり、圧電材料積層方向の幅寸法よりもその積層方向と直交する高さ寸法が大となり、しかも開放端部が円弧状となる断面形状に形成される。同様にして、反対側の側面25においても、前記側面24の場合とは一層ずらした各内部電極12の端部に導電性凸部16を形成する。その後、不要になった電着塗料層17はブラスト等で除去する。

【0015】また、積層体21とは別に、図5に示すように、銅箔15上に平均粒径20〜30μmの銅粉末による導電性粒子31を含有させた接着剤、たとえば、熱硬化性のエポキシ系接着剤を50μm程度の厚さに均一に塗布し、硬化温度よりも低い温度で加熱して半硬化の状態にし、さらに、その上に導電性粒子31を全く含まない接着剤のみを同様に塗布、加熱して半硬化させる。これによって、導電性粒子31を含有したエポキシ系接着剤からなる層13aと、エポキシ系接着剤のみからなる層13bとの2層構造の導電膜13を形成する。

【0016】そして、導電膜13を、積層体21の側面24、25に対して、それぞれの導電性凸部16にかかるような大きさに切断して仮止めする。次に、図6に示すように、ほぼ180℃に熱した一对の平面状の加圧用治具（図6は一側面側のみ図示）53で挟み、数kgの荷重をかけて熱圧着すると、導電性凸部16の部分のみが他の部分よりも高い圧力で部分的に加圧されることになる。その結果、図7に示すように、高い圧力で加圧された部分の導電性粒子31がエポキシ系接着剤のみからなる層13bを突き破り、導電性凸部16に接触すると共に銅箔15にもつながって導電部14となり、一層置

きの各内部電極12が銅箔15に接続される。

【0017】このように、互いに反対側の各側面で層をずらして一層置ききの各内部電極12に銅箔15を接続した積層体21は素子1個分に切断された後、銅箔15の一部に電力供給用のリード線を取り付け、樹脂外装および分極処理を施して完成品となる。

【0018】なお、前記各導電性凸部16については、その高さ寸法が幅寸法に対して大きく設定されているため、従来よりも小さな幅で接続に必要な凸部の高さを得ることができ、内部電極12の間隔が狭くなっても対応

【0019】また、導電膜13の材料として樹脂接着剤を用いたため、高温の焼成が必要でなく、絶縁材料や外部電極23と内部電極12との接続の際に接続不良の原因になりやすい導電ペーストを用いる必要がない。

【0020】尚、本発明は上述した実施例に限定されるものではなく、その主旨を逸脱しない限り種々の変更を加えることができる。例えば、導電性粒子として、銅粉末の代わりにニッケル粉末や銀粉末等を用いてもよく、材質、形状、粒径等も種々変更でき、また、銅箔の一方

【0021】

【発明の効果】以上説明したことから明かなように、本発明の積層型圧電素子によれば、圧電材料膜が薄くなっても充分に対応できると共に、絶縁層を個々の素子に形成する必要がなく、高温での焼成工程もないため大幅に工程を削減でき、素子の製造コストを低く押さえることができる。また、外部電極の形成工程において、導電材または絶縁材のペーストを用いていないため、しみやカ

スレによる接続不良が減少する等の優れた効果を奏する。

【図面の簡単な説明】

【図1】積層型圧電素子の断面図である。

【図2】切断された焼結積層体の斜視図である。

【図3】電着塗料層が形成された状態の断面図である。

【図4】導電性凸部が形成された状態の断面図である。

【図5】銅箔と2層構造の導電膜とを示す断面図である。

【図6】導電膜および銅箔を加圧する状態の説明図である。

【図7】導電膜を加圧して導電性を持つ状態を示す断面図である。

【図8】従来の積層型圧電素子の断面図である。

【図9】従来の他の積層型圧電素子を示す図である。

【図10】先に提案された積層型圧電素子の断面図である。

【符号の説明】

11 圧電材料

12 内部電極

13 導電膜

13a 導電粒子を含有する層

13b 導電粒子を含有しない層

14 導電部

15 銅箔

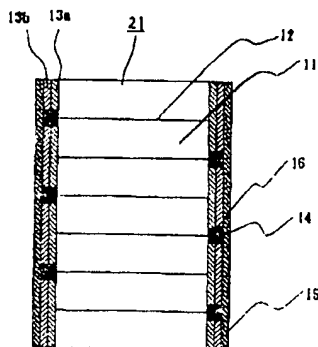
16 導電性凸部

17 電着塗料層

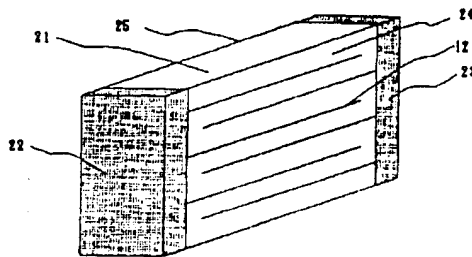
21 積層体

31 導電性粒子

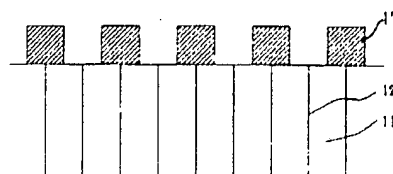
【図1】



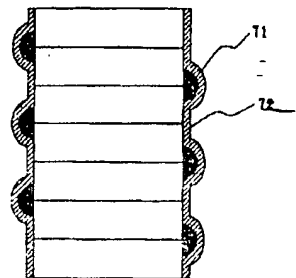
【図2】



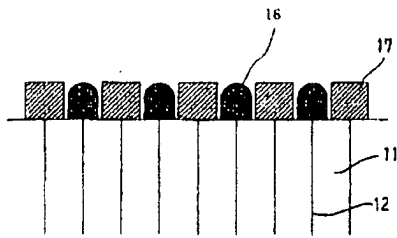
【図3】



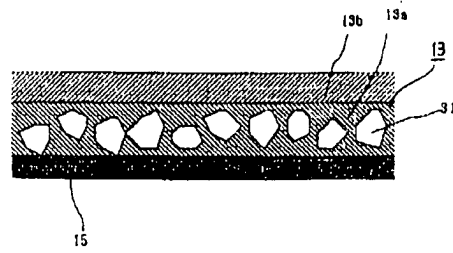
【図8】



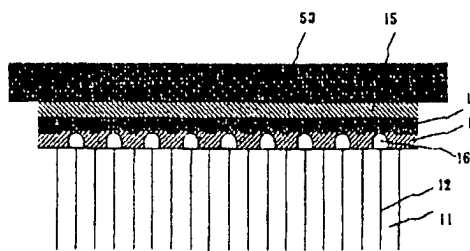
【図4】



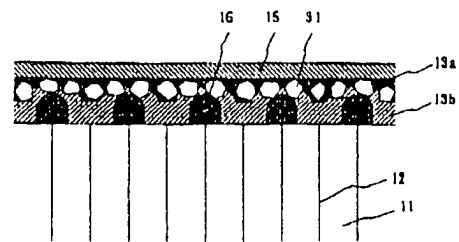
【図5】



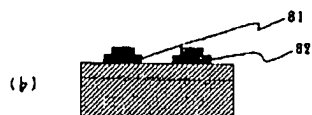
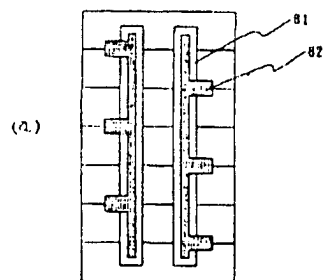
【図6】



【図7】



【図9】



【図10】

